

SECure and Reconfigurable processor using Emerging Technology

SECRET

anr ©
agence nationale de la recherche

Appel : ANR
Année : 2020
Instrument : JcJc
Contact : cedric.marchand@ec-lyon.fr



COORDINATEUR : Cédric Marchand PARTENAIRES : INL

Résumé :

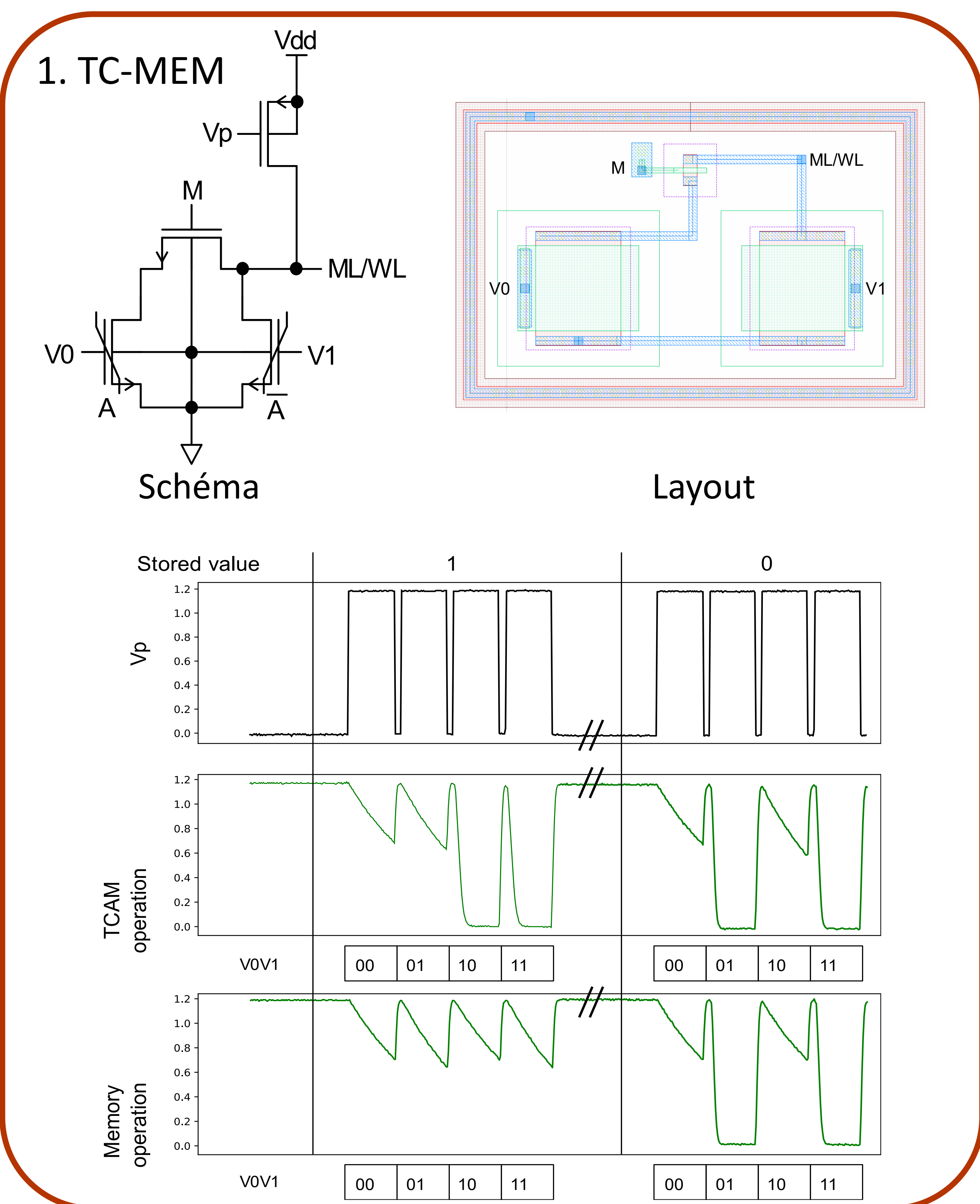
SECRET vise à réduire le coût énergétique des calculs cryptographiques au cœur des nœuds de capteurs pour l'Internet des Objets en proposant des opérateurs non-volatile et reconfigurables intégrées au cœur des processeurs.

CONTEXTE ET OBJECTIFS

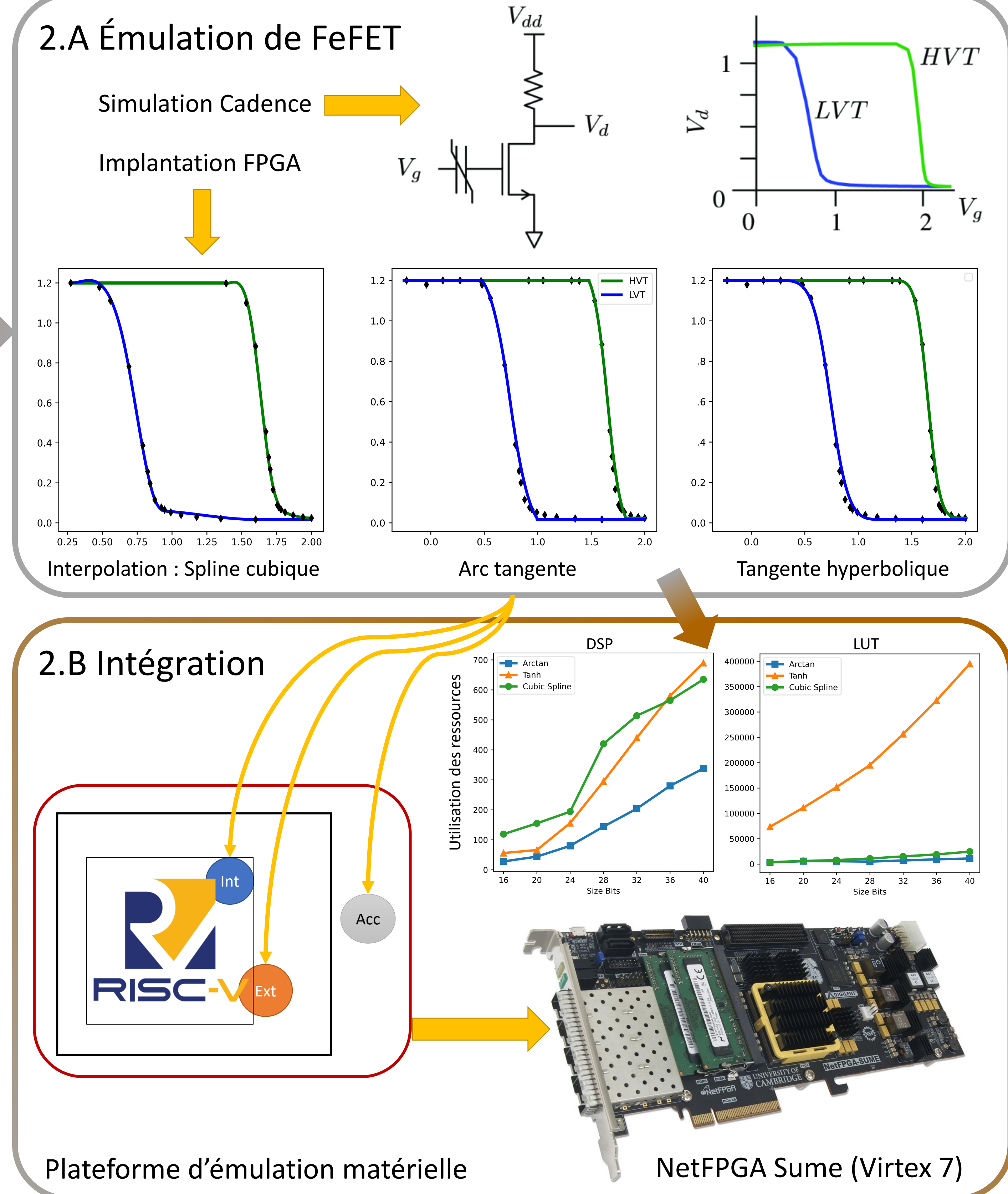
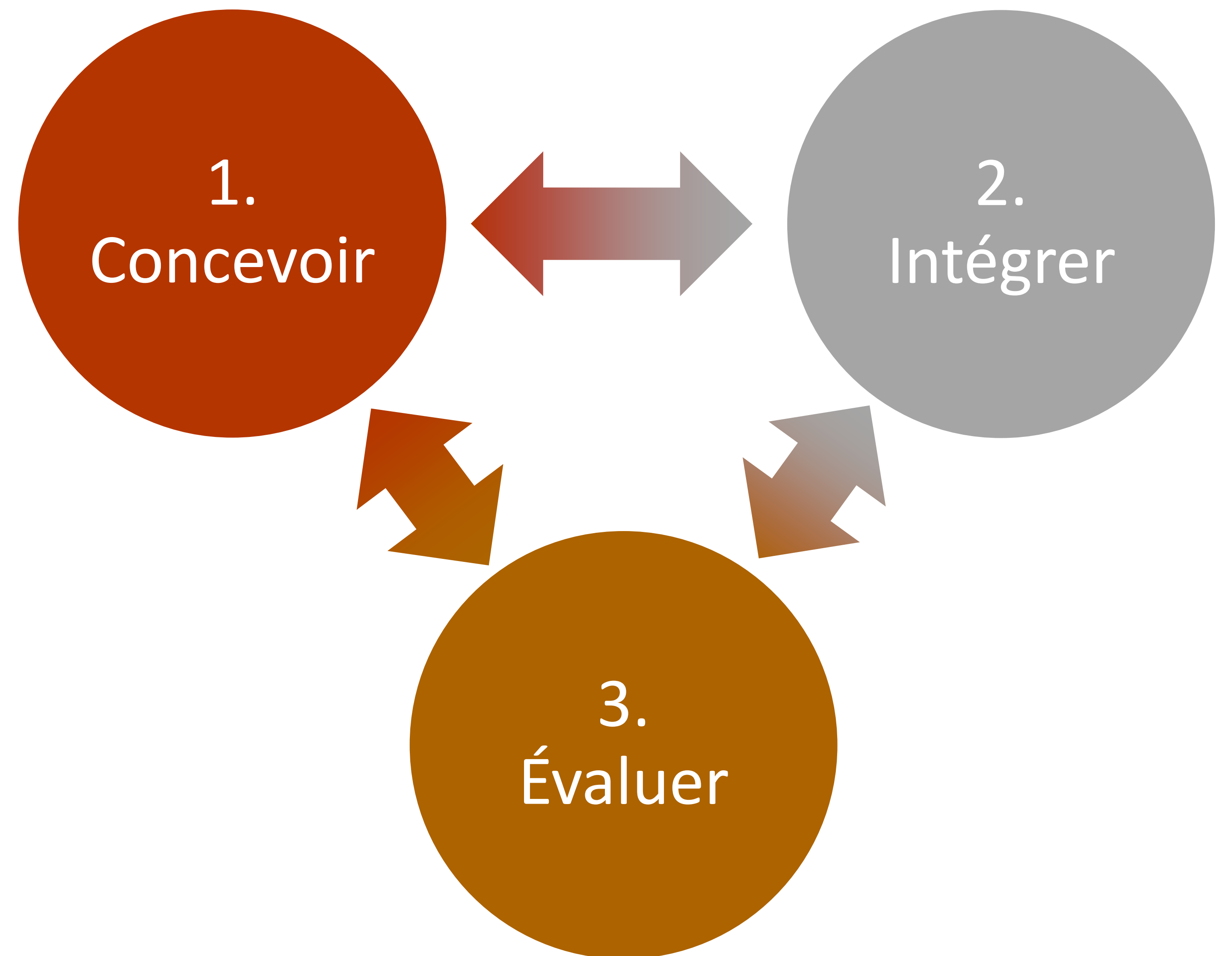
Dans un monde toujours plus connecté et dans lequel toujours plus de données sont collectées et traitées, il est indispensable de renforcer la sécurité de ces données au plus proche de leur captation. Pour cela, il est nécessaire de repenser la manière et le lieu des calculs cryptographiques dans les architectures connectées afin réduire leur coût (en silicium et énergétique) mais aussi de participer à l'augmentation de la durée de vie des objets connectés.

SECRET a pour objectif d'embarquer des opérateurs reconfigurables dédiés à la sécurité dans un processeur visant des applications de type Internet des objets. Ces opérateurs seront conçus grâce à la technologie émergentes ferroélectriques

Résultats



MÉTHODOLOGIE



Publications:

- C. Marchand, I. O'Connor, M. Cantan, E. T. Breyer, S. Slesazek, T. Mikolajick. **FeFET based Logic-in-Memory: an overview.** In the proceedings of DTIS 2021, June 2021, online event, Apulia, Italy. doi : [10.1109/DTIS53253.2021.9505078](https://doi.org/10.1109/DTIS53253.2021.9505078) (vidéo)
- A. Bosio, M. Cantan, C. Marchand, et al. **Emerging Technologies: Challenges and Opportunities for Logic Synthesis.** In proceedings of DDECS 2021, online event, Vienna, Austria. doi : [10.1109/DDECS52668.2021.9417062](https://doi.org/10.1109/DDECS52668.2021.9417062) (pdf)



25 et 26
JANVIER

2022



UNIVERSITÉ DE BORDEAUX